МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение высшего

профессионального образования «Санкт-Петербургский государственный морской

технический университет» (СПбГМТУ)

Кафедра Судовой Автоматики и Измерений

**СИСТЕМЫ ЛОГИЧЕСКОГО УПРАВЛЕНИЯ**

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

К КУРСОВОМУ ПРОЕКТУ

по дисциплине «Синтез логических систем»

Задание вариант № 45

Выполнил студент гр. \_6370\_ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Д. С. Кочугин

подпись, дата

Проверил \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Н. В. Семидетнов

подпись, дата

Санкт-Петербург 2015

**РЕФЕРАТ**

Пояснительная записка к курсовому проекту по дисциплине "Синтез логических систем": \_\_ страниц, \_\_ рисунков, \_\_ таблиц, \_\_ источников.

Объектом разработки являются логические системы управления объектами автоматизации в соответствии с заданием на проектирование.

Цель работы – освоить методы анализа и синтеза логических систем управления, практически применить их и продемонстрировать умение разрабатывать функциональные и принципиальные схемы систем.

В пояснительной записке отражены этапы и существо работы по проектированию комбинационных и последовательных логических блоков и устройств.

Продемонстрировано умение составлять логические выражения, минимизировать их, приводить к заданному базису и разрабатывать принципиальные схемы. Проект выполнен в соответствии с заданием и в полном объеме

Данные задания

1.4

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| # | ВХОДЫ | | | |  |  | FQh |
| A | B | C | D | F | Q |
| 0 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | 1 | 0 | 2 |
| 1 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА | 1 | 1 | 2 |
| 2 | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 |
| 3 | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА | 0 | 1 | 1 |
| 4 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ЛОЖЬ | 0 | 0 | 0 |
| 5 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ИСТИНА | 0 | 0 | 0 |
| 6 | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 |
| 7 | ЛОЖЬ | ИСТИНА | ИСТИНА | ИСТИНА | 0 | 0 | 0 |
| 8 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | 0 | 0 | 0 |
| 9 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ИСТИНА | 0 | 0 | 0 |
| 10 | ИСТИНА | ЛОЖЬ | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 |
| 11 | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА | 0 | 0 | 0 |
| 12 | ИСТИНА | ИСТИНА | ЛОЖЬ | ЛОЖЬ | 0 | 1 | 1 |
| 13 | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА | 0 | 1 | 1 |
| 14 | ИСТИНА | ИСТИНА | ИСТИНА | ЛОЖЬ | 0 | 0 | 0 |
| 15 | ИСТИНА | ИСТИНА | ИСТИНА | ИСТИНА | 0 | 1 | 1 |

2.36

№ входной\_код/№ выходной\_код: 5/3

3.14

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № варианта | Kmax | Пропуск состояния | | |
| N1 | N2 | N3 |
| 3.14 | 15 | 3 | 5 | 7 |

ВВЕДЕНИЕ

В основе всех действий произведенных компьютером лежат логические выводы основанные на Булевской логике. С появлением транзисторов началось второе поколение ПК и далее на этой основе развивались следующие поколения.

Сейчас широко используется транзисторная логика для построения Булевской логики в вычислительной технике. В основе всего лежат транзисторы, логические элементы, триггеры и т.д. Любая интегральная схема строгится с использованием триггеров и логических элементов, на основе которых можно построить схему любой сложности. Основой цифровой техники служат три логические операции, лежащие в основе всех выводов компьютера. Иногда эти операции И, ИЛИ, НЕ называют "тремя китами машинной логики". Познакомимся с ними подробнее. При записи тех или иных логических выражений используется специальный язык, который принят в математической логике. Основоположником математической логики является великий немецкий математик Готфрид Вильгельм Лейбниц (1646 - 1716 гг.). Он сделал попытку построить универсальный язык, с помощью которого споры между людьми можно было бы разрешать посредством вычислений. На заложенном Лейбницем фундаменте ирландский математик Джордж Буль построил здание новой науки - математической логики, - которая в отличие от обычной алгебры оперирует не числами, а высказываниями. В честь Д.Буля логические переменные в языке программирования Паскаль впоследствии назвали булевскими.

Таким образом по своей сути высказывания фактически являются двоичными объектами и поэтому часто истинному значению высказывания ставят в соответствие 1, а ложному - 0. Например, запись А = 1 означает, что высказывание А истинно. Высказывания могут быть простыми и сложными. Простые соответствуют алгебраическим переменным, а сложные являются аналогом алгебраических функций. Функции могут получаться путем объединения переменных с помощью логических действий. Самой простой логической операцией является операция НЕ, по-другому ее часто называют отрицанием, дополнением или инверсией и обозначают NOT\_X. Результат отрицания всегда противоположен значению аргумента. Логическая операция НЕ является унарной, т.е. имеет всего один операнд. В отличие от нее, операции И (AND) и ИЛИ (OR) являются бинарными, так как представляют собой результаты действий над двумя логическими величинами.

|  |  |
| --- | --- |
| X | not X |
| 0 | 1 |
| 1 | 0 |

Логическое И еще часто называют конъюнкцией, или логическим умножением (не правда ли, таблица для этой операции похожа как две капли воды на двоичную таблицу умножения?), а ИЛИ -дизъюнкцией, или логическим сложением.

Операция И имеет результат "истина" только в том случае, если оба ее операнда истинны. Операция ИЛИ "менее привередлива" к исходным данным. Она дает "истину", если значение "истина" имеет хотя бы одни из операндов. Разумеется, в случае, когда справедливы оба аргумента одновременно, результат по-прежнему истинный.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| X | Y | X and Y | X or Y | X xor Y |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 |

Операции И, ИЛИ, НЕ образуют полную систему логических операций, из которой можно построить сколь угодно сложное логическое выражение. В вычислительной технике также часто используется операция исключающее ИЛИ (XOR), которая отличается от обыкновенного ИЛИ только при Х=1 и Y=1. Операция XOR фактически сравнивает на совпадение два двоичных разряда. Хотя теоретически основными базовыми логическими операциями всегда называют именно И, ИЛИ, НЕ, на практике по технологическим причинам в качестве основного логического элемента используется элемент И-НЕ. На базе элементов И-НЕ могут быть скомпонованы все базовые логические элементы (И, ИЛИ, НЕ), а значит и любые другие, более сложные.

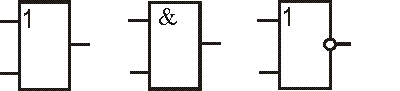


Рис. 1. Логические элементы И, ИЛИ, НЕ в схемном представлении

ЧАСТЬ 1 Выполнить синтез логической схемы цифрового устройства имеющего 4 входа и 2 выхода на элементах малой степени интеграции.

1.1 составить логические уравнения для каждого выхода в виде СДНФ и СКНФ;

Совершенная дизьюнктивная логическая форма (СДНФ) представляется логической суммой простых конъюнкций, каждая из которых содержит все переменные в прямом или инверсном виде не более одного раза; в такие конъюнкции не входят суммы переменных, а также отрицания произведений двух переменных или более. Входящие в СДНФ конъюнкции называются минтермами или конституентами единиц

Совершенная коньюктивная нормальная форма (СКНФ) представляется логическим произведением дизъюнкций, каждая из которых содержит все переменные в прямом или инверсном виде не более одного 3 раза. Входящие в произведение сомножители – дизъюнкции – называются макстермами или конституентами нулей.

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| # | ВХОДЫ | | | | f | выходы | FQh |  |  |  |  |
| A | B | C | D | Q | СДНФ(F) | СКНФ(F) | СДНФ(Q) | СКНФ(Q) |
| 0 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | 1 | 0 | 2 | ИСТИНА |  |  | ИСТИНА |
| 1 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА | 1 | 1 | 2 | ИСТИНА |  | ИСТИНА |  |
| 2 | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 | ИСТИНА |  |  | ИСТИНА |
| 3 | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА | 0 | 1 | 1 |  | ЛОЖЬ | ИСТИНА |  |
| 4 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ЛОЖЬ | 0 | 0 | 0 |  | ЛОЖЬ |  | ЛОЖЬ |
| 5 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ИСТИНА | 0 | 0 | 0 |  | ИСТИНА |  | ЛОЖЬ |
| 6 | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 | ИСТИНА |  |  | ЛОЖЬ |
| 7 | ЛОЖЬ | ИСТИНА | ИСТИНА | ИСТИНА | 0 | 0 | 0 |  | ЛОЖЬ |  | ЛОЖЬ |
| 8 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | 0 | 0 | 0 |  | ЛОЖЬ |  | ЛОЖЬ |
| 9 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ИСТИНА | 0 | 0 | 0 |  | ИСТИНА |  | ЛОЖЬ |
| 10 | ИСТИНА | ЛОЖЬ | ИСТИНА | ЛОЖЬ | 1 | 0 | 2 | ИСТИНА |  |  | ЛОЖЬ |
| 11 | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА | 0 | 0 | 0 |  | ЛОЖЬ |  | ЛОЖЬ |
| 12 | ИСТИНА | ИСТИНА | ЛОЖЬ | ЛОЖЬ | 0 | 1 | 1 |  | ЛОЖЬ | ИСТИНА |  |
| 13 | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА | 0 | 1 | 1 |  | ИСТИНА | ИСТИНА |  |
| 14 | ИСТИНА | ИСТИНА | ИСТИНА | ЛОЖЬ | 0 | 0 | 0 |  | ИСТИНА |  | ИСТИНА |
| 15 | ИСТИНА | ИСТИНА | ИСТИНА | ИСТИНА | 0 | 1 | 1 |  | ИСТИНА | ИСТИНА |  |

1.2 выполнить минимизацию функций, записанных в СДНФ и СКНФ, используя метод непосредственных преобразований;





|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| # | ВХОДЫ | | | |  | |
| A | B | C | D | MIN(F) | MIN(Q) |
| 0 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА |
| 1 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА | ИСТИНА |
| 2 | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА |
| 3 | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА |
| 4 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ |
| 5 | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ |
| 6 | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА | ЛОЖЬ |
| 7 | ЛОЖЬ | ИСТИНА | ИСТИНА | ИСТИНА | ЛОЖЬ | ЛОЖЬ |
| 8 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ |
| 9 | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ |
| 10 | ИСТИНА | ЛОЖЬ | ИСТИНА | ЛОЖЬ | ИСТИНА | ЛОЖЬ |
| 11 | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА | ЛОЖЬ | ЛОЖЬ |
| 12 | ИСТИНА | ИСТИНА | ЛОЖЬ | ЛОЖЬ | ЛОЖЬ | ИСТИНА |
| 13 | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА | ИСТИНА |
| 14 | ИСТИНА | ИСТИНА | ИСТИНА | ЛОЖЬ | ИСТИНА | ИСТИНА |
| 15 | ИСТИНА | ИСТИНА | ИСТИНА | ИСТИНА | ИСТИНА | ИСТИНА |

1.3 привести полученные минимизированные функции к единому базису (И-НЕ)





1.4 выполнить минимизацию функций с помощью карт Карно, сравнить полученные результаты;

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
|  | **0,0** | **0,1** | **1,1** | **1,0** |
|
| **0,0** | 1 |  |  |  |
|
| **0,1** | 1 |  |  |  |
|
| **1,1** |  | 1 |  |  |
|
| **1,0** | 1 |  |  | 1 |
|

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
|  | **0,0** | **0,1** | **1,1** | **1,0** |
|
| **0,0** |  |  | 1 |  |
|
| **0,1** | 1 |  | 1 |  |
|
| **1,1** | 1 | 1 | 1 |  |
|
| **1,0** |  |  |  | 1 |
|

1.5 определить аппаратные средства, необходимые для реализации минимизированных функций как с использованием единого базиса, так и без использования единого базиса;

Для реализации этой функции потребуется: 3 эл-та 2И-НЕ - инвертирование входных переменных 3 эл-та 2И-НЕ - первый и второй сомножители 2И-НЕ -– завершающая конъюнкция

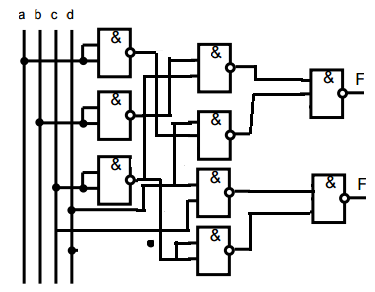
 1.6 выбрать оптимальный вариант и построить для него принципиальную схему с перечнем элементов.

Рис. 2 Не оптимальный вариант

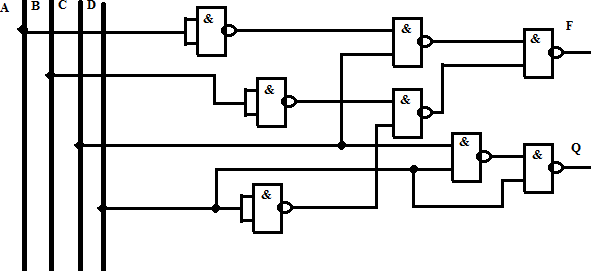


Рис. 3 Оптимальный вариант

ЧАСТЬ 2 назначение комбинационной схемы

2.1 расчетная часть, содержащая описание структуры входных и выходных сигналов

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| abc/de | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 | 0 |  |  |  | 1 | 1 |  | 1 |
| 01 | 0 |  |  |  |  |  |  |  |
| 11 | 0 | 0 | 1 |  |  | 0 |  |  |
| 10 |  |  |  |  |  | 1 |  |  |
|  |  |  |  |  |  |  |  |  |
| abc/de | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
| 00 | 0 |  |  |  | 1 |  | 1 | 0 |
| 01 | 0 |  |  |  |  |  |  |  |
| 11 | 1 | 1 |  | 0 |  |  |  | 1 |
| 10 |  |  |  |  |  |  |  | 0 |
|  |  |  |  |  |  |  |  |  |
| abc/de | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
| 00 | 0 |  |  |  | 1 |  | 0 | 1 |
| 01 | 1 |  |  |  |  |  |  |  |
| 11 | 0 | 1 |  | 0 |  |  |  | 1 |
| 10 |  |  |  |  |  |  |  | 0 |

2.2 краткие сведения об используемых кодах, их особенностях, областях применения таблица состояний; аналитические выражения логических функций минимизация и обоснование метода

. 



Выбор элементной базы:

7 элементов 3-И-НЕ + 1-И-НЕ для f1

2 элемента 4-И-НЕ

2 элемента 5-И-НЕ

5 элементов 2-И-НЕ –для реализации инверсии входных сигналов

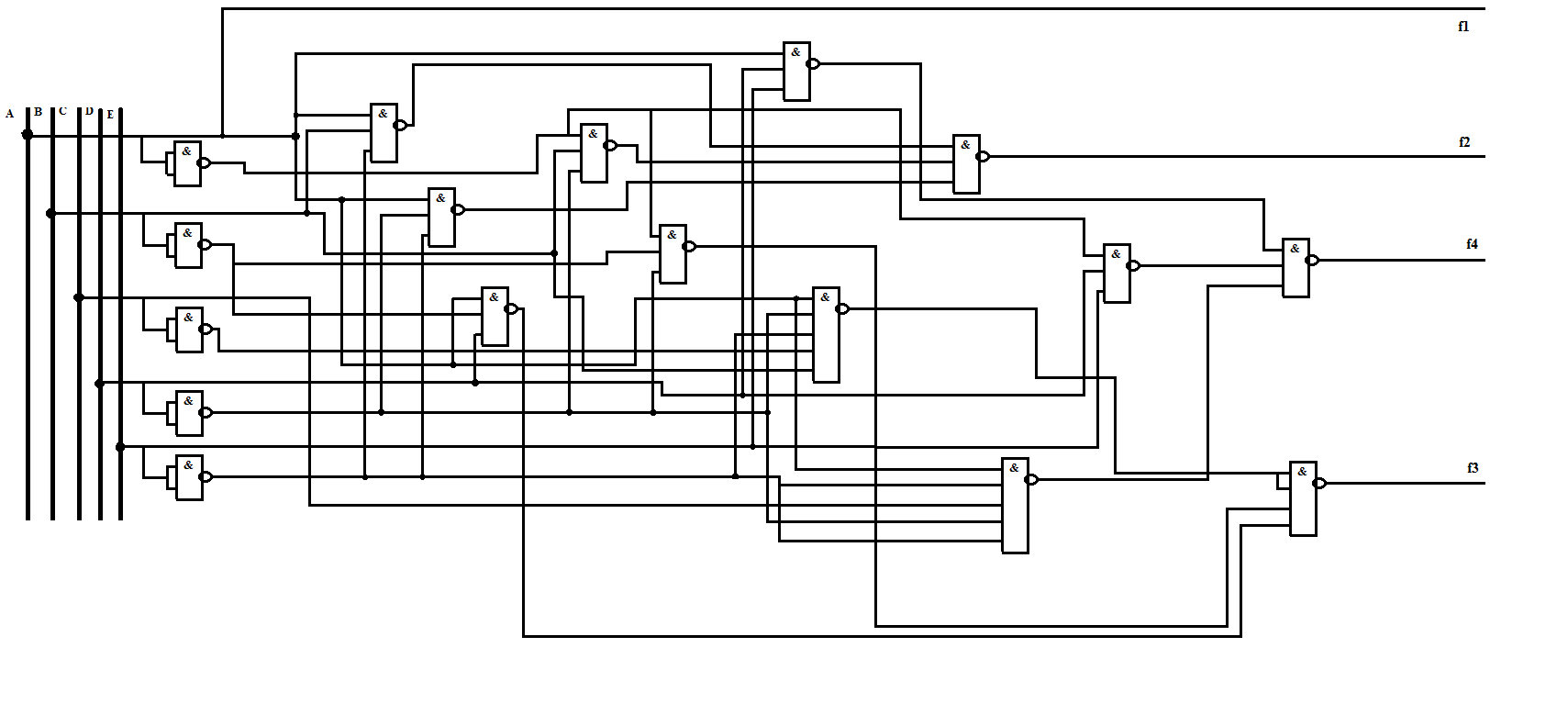


Рис. 4 Оптимальный вариант

ЧАСТЬ3 назначение схемы

3.1 расчетная часть, содержащая таблицы функционирования универсального триггера и счетчика, карты Карно;

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| N | Q4 | Q3 | Q2 | Q1 | J4 | K4 | J3 | K3 | J2 | K2 | J1 | K1 |
| 0 | 0 | 0 | 0 | 0 | 0 |  | 0 |  | 0 |  | 1 |  |
| 1 | 0 | 0 | 0 | 1 | 0 |  | 0 |  | 1 |  |  | 1 |
| 2 | 0 | 0 | 1 | 0 | 0 |  | 0 |  |  | 0 | 1 |  |
| 4 | 0 | 1 | 0 | 0 | 0 |  | 1 |  |  | 0 |  | 1 |
| 6 | 0 | 1 | 1 | 0 | 1 |  |  | 1 |  | 1 | 0 |  |
| 8 | 1 | 0 | 0 | 0 |  | 0 | 0 |  | 0 |  | 1 |  |
| 9 | 1 | 0 | 0 | 1 |  | 0 | 0 |  | 0 |  | 1 |  |
| 10 | 1 | 0 | 1 | 0 |  | 0 | 0 |  | 1 |  |  | 1 |
| 11 | 1 | 0 | 1 | 1 |  | 0 | 0 |  |  | 0 | 1 |  |
| 12 | 1 | 1 | 0 | 0 | 1 |  | 1 |  |  | 1 |  | 1 |
| 13 | 1 | 1 | 0 | 1 |  | 0 |  | 0 | 0 |  | 1 |  |
| 14 | 1 | 1 | 1 | 0 |  | 0 |  | 0 | 1 |  |  | 1 |
| 15 | 1 | 1 | 1 | 1 |  | 0 |  | 0 |  | 0 | 1 |  |

Минимизацию проведем с помощью карт Карно:

J4

|  |  |  |  |
| --- | --- | --- | --- |
| 1 |  | 0 |  |
|  |  | 0 |  |
|  |  | 0 |  |
|  |  | 1 | 1 |

K4

|  |  |  |  |
| --- | --- | --- | --- |
|  | 0 |  | 0 |
| 0 | 0 |  | 1 |
| 0 | 0 |  | 0 |
| 0 | 0 |  |  |

J3

|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 0 | 0 | 1 |
|  | 0 | 0 | 1 |
|  | 0 | 1 |  |
|  | 0 |  | 0 |

J2

|  |  |  |  |
| --- | --- | --- | --- |
|  | 0 | 1 |  |
| 0 | 0 |  |  |
| 1 | 1 |  |  |
|  |  |  | 0 |

J1

|  |  |  |  |
| --- | --- | --- | --- |
|  | 1 |  | 1 |
| 1 | 1 | 1 |  |
|  |  |  |  |
| 1 | 1 | 0 | 1 |

K3

|  |  |  |  |
| --- | --- | --- | --- |
|  |  |  | 1 |
| 0 |  |  | 1 |
| 0 |  |  | 1 |
| 0 |  | 1 |  |

K2

|  |  |  |  |
| --- | --- | --- | --- |
| 1 |  |  | 1 |
|  |  | 0 | 0 |
|  |  | 0 | 0 |
| 0 | 0 | 1 |  |

K1

|  |  |  |  |
| --- | --- | --- | --- |
| 1 |  | 1 |  |
|  |  |  |  |
| 1 | 1 | 1 | 0 |
|  |  |  |  |

По картам карно получим минимизированное логическое выражение для функции:

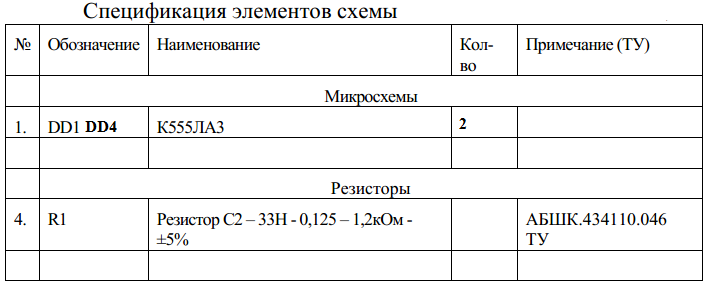
J4=Q3, J3=Q1\*Q2,



3.2 Синтез принципиальной схемы

Реализуем цифровой автомат на микросхемах серии К555. Данная серия имеет МС сдвоенного JK-триггера К555ТВ6. Для построения схемы используются МС 2И-НЕ (К555ЛА3), два корпуса триггеров, и два корпуса МС К555ЛА3 содержащие 4 элемента 2И-НЕ

3.3 принципиальная схема и спецификация (перечень элементов);



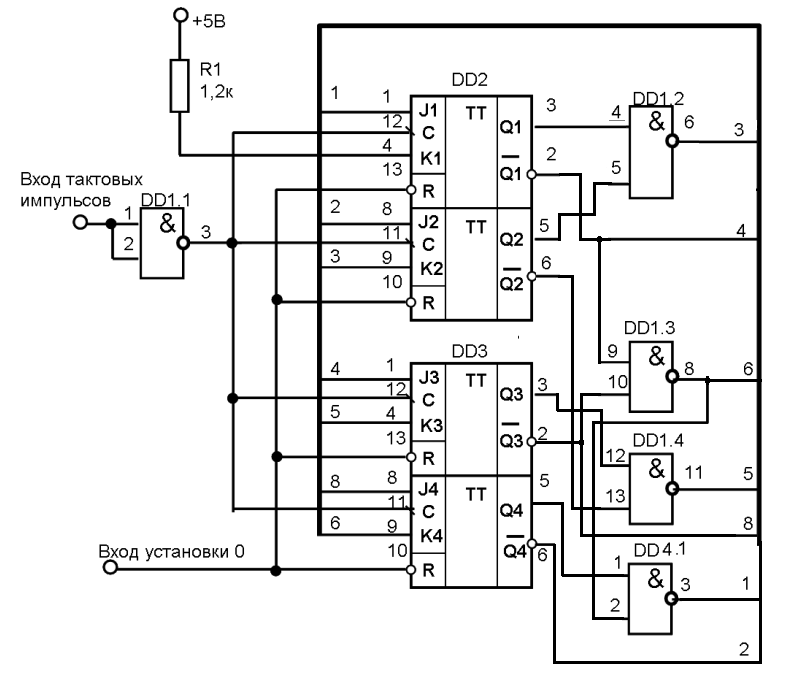


Рис 5 Схема принципиальная

ЗАКЛЮЧЕНИЕ

Целью курсовой работы являлось освоить методы анализа и синтеза логических систем управления и научиться на практике их применять и продемонстрировать умение в разработке функциональных и принципиальных схем.

В данной пояснительной записке отражены этапы и работы по проектированию комбинационных и последовательных логических блоков и устройств. Продемонстрировано умение составлять логические выражения, минимизировать их, приводить к заданному базису и разрабатывать принципиальные схемы. Проект выполнен в соответствии с заданием и в полном объеме.

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

1. Нарышкин А.К. Цифровые устройства и микропроцессоры. Уч. пособие. М.: Академия. 2006 - 320с.

2. Пухальский Г.И. Новосельцева Т.я. Цифровые устройства. М.: Мир, 1996

3. Вирьянский Э.Я. Пректирование логических устройств судовой автоматики. Л.: Судостроение 1979г.

4. Шило В.Л. Популярные цифровые микросхемы: справочник. – М.: Радио и связь, 2002. http://www.bookam.net/book/shilo\_v\_l\_/populjarnye\_cifrovye\_mikroshe my.html#

5. Справочник по интегральным микросхемам / Под ред. Тарабрина. - М.: Энергия, 1980, 1983

6. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т. 5, М.: КУбК-а, 1997. – 608с.